



TITLE:

計算万能な2次元8状態3角形状可逆セル・オートマン(計算理論とその応用)

AUTHOR(S):

今井, 克暢; 森田, 憲一

CITATION:

今井, 克暢 ...[et al]. 計算万能な2次元8状態3角形状可逆セル・オートマン(計算理論とその応用). 数理解析研究所講究録 1997, 992: 154-158

ISSUE DATE:

1997-05

URL:

<http://hdl.handle.net/2433/61143>

RIGHT:

計算万能な2次元8状態3角形状可逆セル・オートマトン

今井克暢, 森田憲一

Katsunobu IMAI and Kenichi MORITA

広島大学 工学部

〒739 東広島市鏡山1-4-1

Faculty of Engineering, Hiroshima University,

Higashi-Hiroshima-shi, 739 Japan

{imai,morita}@ke.sys.hiroshima-u.ac.jp

1 はじめに

セル・オートマトン (CA) の計算万能性を示すには, チューリング機械のような計算万能なシステムを直接模倣する方法と論理的万能性を持つ素子を構成する方法がある. 前者は, チューリング機械のテープ記号や制御部の状態を各セルの内部状態で直接表せるような多数の状態を使える場合には比較的容易であるが, セルの状態数の少ない場合には困難になる. そのため, 状態数の小さなセル・オートマトンの場合には後者を用いる場合が多い.

ライフゲームの計算万能性の証明は, グライダーパタンを情報のキャリアとして用い, AND, OR, NOT といった基本的な論理素子を構成することでなされている[1]. ライフゲームのように非可逆な CA の場合には, 情報の消去が可能なので, AND ゲートなどの実現にはグライダーパタンの消失を伴うが, 可逆 CA の場合には, 情報の消失を伴うゲートを直接構成することはできない.

そこで, 可逆CAの場合には, 可逆ゲートで論理的万能性を持つ switch gate や Fredkin gate をセル空間内に実現できることを示す. Margolus[3]は Margolus 近傍を持つ可逆CAに Fredkin gate が埋め込めることを示した. また, Morita & Ueno[4]は, 2次元分割 CA の枠組みを用いて, Fredkin gate

を埋め込むことができる 4近傍16状態の可逆CA のモデルを2種類示している[4]. さらに, 我々はこのバリエーションとして夏のLAシンポジウムでセルの形状が3角形の16状態モデルを示した[6].

本研究では, この3角形状の8状態モデルで計算万能性を持つものを示す. このモデルは120度等方的であり, 分割CAを用いた2次元等方的可逆CA上では状態数が最小のモデルになる.

2 計算万能可逆セル・オートマトンと Fredkin Gate

2.1 Fredkin Gate

Fredkin & Toffoli[2]は Fredkin gate(F-gate)と呼ばれる可逆でビット保存的な論理ゲートを提案した. 論理ゲートが可逆とは論理関数が単射である

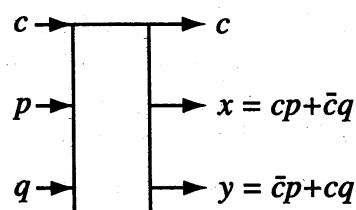


Fig. 1 A Fredkin gate

ことをいい, ビット保存的とは入出力の1の数が等しいことをいう. F-gateと単位ワイヤーとよばれる

遅延素子だけで, AND, OR, NOT, fan-out といった, 基本的な論理素子を構成でき, 任意の論理回路を F-gate と単位ワイヤーとだけで実現できる事が示されている. さらに, 完全弾性衝突するボールと反射板による計算モデル Billiard Ball Model (BBM)で F-gate を構成できることを示し, BBM が計算万能であることを示した.

Fig. 2 は switch gate (S-gate) とよばれるビット保存的可逆ゲートとその BBM による実現である.

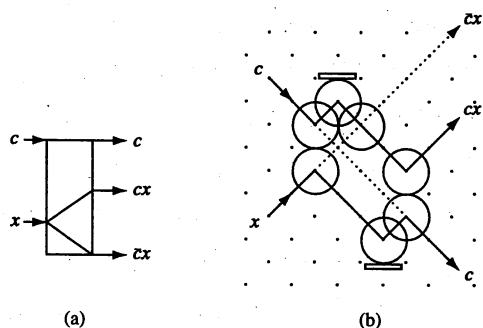


Fig. 2 A switch gate and its realization by BBM

S-gate は制御入力(c)によって入力(x)の出力を振り分ける機能を持つ. この S-gate とその逆ゲートである逆スイッチゲート(inverse S-gate)を組み合わせることにより, F-gate を構成できる(Fig. 3).

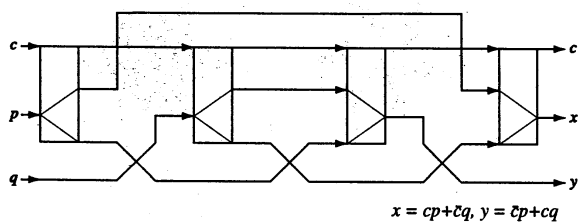


Fig. 3 A realization of Fredkin gate by S-gates and inverse S-gates

2.2 可逆分割セルオートマトン

Morita & Ueno は 従来の CA のサブクラスとみなすことができる 4近傍の2次元可逆分割CA (PCA) 上でF-gateを実現できることを示した[4]

Fig. 4 に 2次元4近傍PCA の局所関数の定義域と値域を示す. PCA においては, 局所関数が単射性と大域関数の単射性(すなわち可逆性)とが同値であることが示されている[5]. そのため, 可逆CAを容易に与えることが出来る.

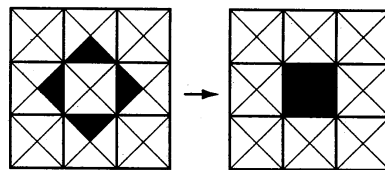


Fig. 4 Domain and range of local function in 2D 4-neighbor PCA

Fig. 5 に計算万能性を持つ16状態可逆PCAの局所関数のひとつを示す. 90,180,270度回転した遷移規則は省略している. この可逆PCAによって, S-gate, Inverse S-gate を構成することで, F-gateを実現できる.

ここで, Morita & Uenoの可逆PCAは

1. ビット保存的: 局所関数のルール両辺の1のビット(黒いセル)の和が等しい
2. 等方的: 局所関数がセル空間の方向に依存しない

になっている.

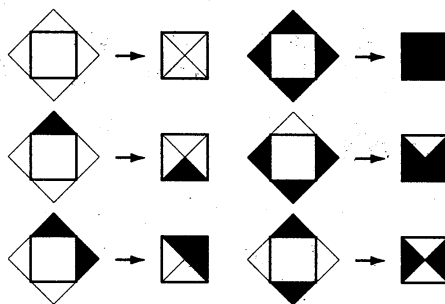


Fig. 5 The local function of 2D 16-state 4-neighbor RPCA

3 2次元3角形状可逆PCA

3.1 2次元3角形状3近傍8状態可逆PCA

Morita & Ueno のモデルの状態数を削減するため、3角形状の PCA を用いることを考える。これによって等方的な性質を有したままで近傍数を3に削減できるので、8状態可逆PCAを考えることが可能になる。

Fig. 6 に2次元3角形状3近傍PCAの局所関数の定義域と値域を示す。

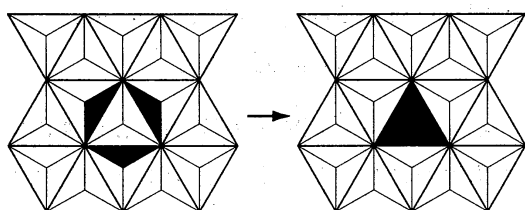


Fig. 6 Domain and range of local function in 3-neighbor triangular PCA

この 8状態モデルにおけるビット保存的かつ 120度等方的な局所関数は、Fig. 7 の規則の組み合わせになり9通りある。さらに、鏡像対称なものを同一とみなすと5通りしかない。

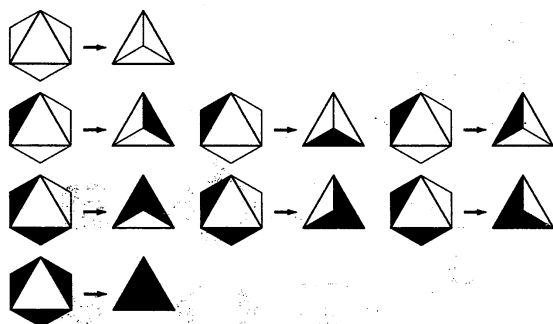


Fig. 7 Isotropic transition rules in 3-neighbor triangular PCA

3.2 計算万能性を有する8状態モデル

本稿では Fig. 8 に示される局所関数を持つ PCA によって F-gate が実現可能であることを示し、このモデルが計算万能性を有することを示す。

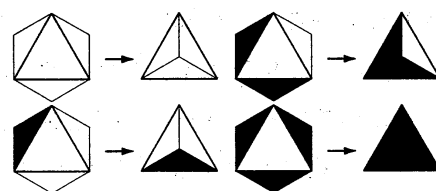


Fig. 8 The local function of 3-neighbor triangular reversible PCA

Fredkin ゲートを実現し、計算万能性を示すためには、データ伝達のためのワイヤー、遅延素子、ワイヤーの交差などを実現しなければならないが、本モデルでは Life における Glider [1] や、Morita & Ueno[4]におけるballのような、静止状態のセル空間を移動できる小さな構造を実現することが出来ない。

しかし、Fig. 9 のような、安定ブロックが存在し、特に (b) の形式のものはつなぎ合わせて種々の形状を構成できるので、Fig. 10 に示すようにデータ伝達のための単位ワイヤーを実現することができる。データのキャリアとしてのブロック（網掛けで示した）は、安定ブロックに沿って4ステップ（1サイクル）ごとに移動する。また、信号の進行方向へ向かって ± 60 度進路を変えると位相が ∓ 1 進む。

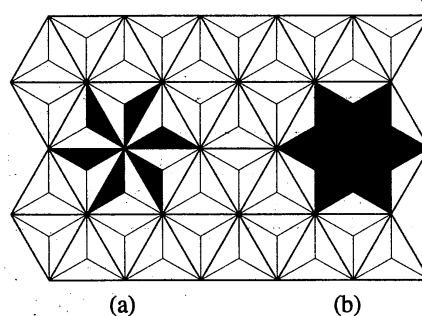


Fig. 9 Stable blocks

Fig. 11 の (a) に示すようにセルを配置することで、4ステップ、すなわち1サイクルの遅延素子を構成できる。Fig. 11 の (b) は、鉛直方向下向きに2列分の軌道の変更を行っているが、軌道は -60 , $+60$ 度の進路変更を1回ずつ含むの

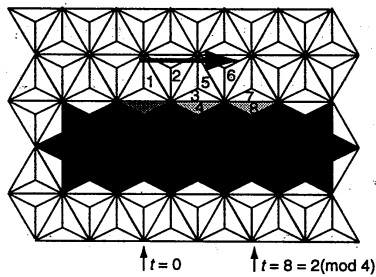


Fig. 10 Data transmission wire

で、1サイクル遅延するものの、位相は保たれ(a)と同期させることができる。

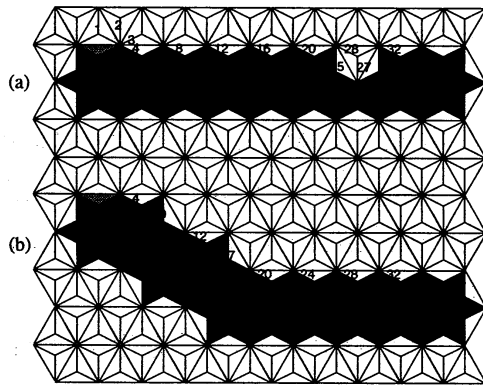


Fig. 11 A delay element

+60度またはまたは-60度の軌道変更を6回行うと、もとの方向に戻り、位相は2シフトする。また、このため、フィードバックを持つ一般の回路を構成する場合、 ± 2 の位相差を扱わねばならないが、論理ゲートの入出力の方向をすべて同一に設計すると奇数の位相のずれを考慮する必要はない。

± 2 の位相差は二つの信号の衝突によって作ることができる。Fig. 12は信号の伝達の位相を+2進める構造である。回転する羽根と同期するタイミングで信号を入力する。ここで示した構造では15ステップごとに信号を入力する必要がある。また、Fig. 13のように遅延要素と組み合わせると-2のシフト回路も構成できるので、位相差の調整が可能である。

このモデルは安定ブロックによるデータ伝達

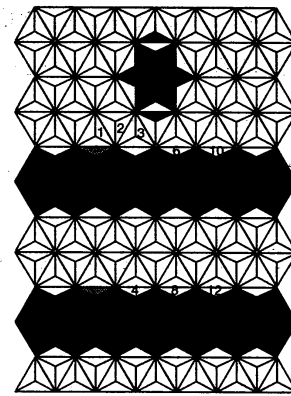


Fig. 12 Phase shifter (+2)

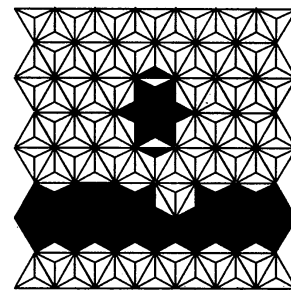


Fig. 13 Phase shifter (-2)

ワイヤーを用いているため、信号の交差は簡単には実現できない。しかし、Fig. 14のように中央で回転する2枚の羽根状の構造が2方向から伝搬してくる信号をそれぞれの出力へ振り分けることで、信号の交差を実現することができる。この交差要素には30ステップごとに信号が入力される必要がある。

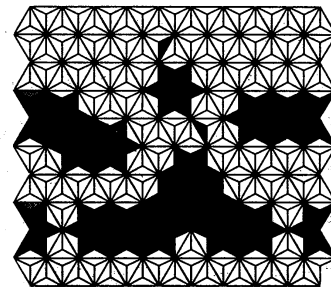


Fig. 14 Crossing wire by 3-neighbor triangular RPCA

以上のように、信号伝達のワイヤー、遅延要素、位相調整要素、信号の交差が構成できるので、次に実際の演算機能が実現可能であること

を示す。ひとつのセルは3入力3出力ゲートと考えることができる。F-gateは3入力3出力ゲートであるが、等方的な規則では、F-gateを実現することはできない。それに対して、S-gate, inverse S-gate は等方的な規則で記述可能である。実際にこのモデルでは、Fig. 15 に示す入出力の位置関係で S-gate, inverse S-gate の機能が実現できる。

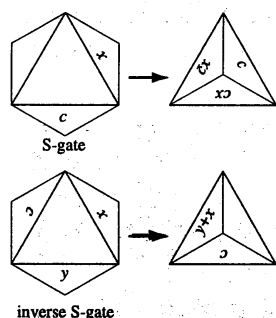


Fig. 15 Construction of S-gate and inverse S-gate

以上の回路要素を組み合わせることで、Fig. 3 から、Fredkinゲートを実現することができる。すべての回路要素の周期の最小公倍数 30 と、信号の 1 サイクルにあたる 4 ステップの最小公倍数である 60 ステップごとに信号を入力することができる。

4 おわりに

本研究では、このセルの形状が正3角形の2次元3近傍8状態分割CAで計算万能性を有するものを示した。これは、ビット保存的かつ120度等方的な遷移規則という制約下では最小状態数のものである。本モデル以外の局所関数をもつ8状態モデルの中に計算万能なものが存在するかどうかは不明であり、今後の課題である。

参考文献

- [1] Berlekamp, E., Conway, J., Guy, R.: *Winning Ways for Your Mathematical Plays*, Vol. 2, Academic Press, New York (1982).
- [2] Fredkin, E., Toffoli, T.: Conservative logic, *Int. J. Theoretical Physics*, **21**, 3/4 pp.219-253 (1982).
- [3] Margolus, N.: Physics-like models of computation, *Physica*, **10D**, pp.81-95 (1984).
- [4] Morita, K., Ueno, S: Computation-Universal Models of Two-Dimensional 16-state Reversible Cellular Automata, *IEICE Trans. Inf. & Syst.*, **E75-D**, 1, pp.141-147 (1992).
- [5] Morita, K., Harao, M.: Computation universality of one-dimensional reversible (injective) cellular automata, *Trans. IEICE*, **E72**, pp.758-762 (1989).
- [6] 今井克暢, 森田憲一, 計算万能な2次元可逆セル・オートマトンについて, 1996 夏のLAシンポジウム予稿